

S PN=DE 10036627

S1 1 PN=DE 10036627

?

T S1/9/1

1/9/1

DIALOG(R)File 351:Derwent WPI

(c) 2006 The Thomson Corporation. All rts. reserv.

0012417306 - Drawing available

WPI ACC NO: 2002-361697/200239

Related WPI Acc No: 2002-180457; 2002-206370; 2002-426143; 2002-643609;

2002-643614; 2002-643615; 2003-093883; 2003-201931; 2003-278927;

2003-301318; 2003-301319; 2003-403413; 2003-569675; 2003-671832;

2003-679901; 2003-768028; 2004-191870; 2004-257444; 2004-375952;

2004-729280; 2005-142682; 2005-404942

XRPX Acc No: N2002-282732

Integrated cell matrix circuit has at least 2 different types of cells with interconnection terminals positioned to allow mixing of different cell types within matrix circuit

Patent Assignee: PACT INFORMATIONSTECHNOLOGIE GMBH (PACT-N); PACT XPP TECHNOLOGIES AG (PACT-N)

Inventor: BAUMGARTE V; CARDOSO J M P; EHLERS G; MAY F; NUCKEL A; NUECKEL A; VORBACH M; WEINHARDT M

Patent Family (6 patents, 95 countries)

Patent Application

Number	Kind	Date	Number	Kind	Date	Update
WO 2002008964	A2	20020131	WO 2001EP8534	A	20010724	200239 B
DE 10036627	A1	20020214	DE 10036627	A	20000727	200239 E
DE 10129237	A1	20020418	DE 10129237	A	20010620	200239 E
AU 200189737	A	20020205	AU 200189737	A	20010724	200241 E
EP 1377919	A2	20040107	EP 2001969493	A	20010724	200404 E
			WO 2001EP8534	A	20010724	
AU 2001289737	A8	20051020	AU 2001289737	A	20010724	200615 E

Priority Applications (no., kind, date): WO 2001EP6703 A 20010613; DE 10111014 A 20010307; DE 10110530 A 20010305; EP 2001102674 A 20010207; WO 2000EP10516 A 20001009; DE 10036627 A 20000727; DE 10036221 A 20000724; DE 10129237 A 20010620

Patent Details

Number Kind Lan Pg Dwg Filing Notes

WO 2002008964 A2 DE 32 8

National Designated States,Original: AE AG AL AM AT AU AZ BA BB BG BR BY BZ CA CH CN CO CR CU CZ DE DK DM DZ EC EE ES FI GB GD GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT TZ UA UG US UZ VN YU ZA ZW

Regional Designated States,Original: AT BE CH CY DE DK EA ES FI FR GB GH GM GR IE IT KE LS LU MC MW MZ NL OA PT SD SE SL SZ TR TZ UG ZW

AU 200189737 A EN Based on OPI patent WO 2002008964

EP 1377919 A2 DE PCT Application WO 2001EP8534

Based on OPI patent WO 2002008964

Regional Designated States,Original: AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE TR

Alerting Abstract WO A2

NOVELTY - The circuit (1) has a number of adjacent cells (2a-2e) divided into at least 2 cell types, the cells having a sufficient size for integration of a number of logic elements (3a,3e), at least some of the cells having programmable logic elements. The terminals (5a-5d) for the interconnections between the cells are positioned to allow mixing of the different types of cells within the cell matrix.

DESCRIPTION - An **INDEPENDENT CLAIM** for a design method for an integrated cell matrix circuit is also included.

USE - The integrated cell matrix circuit is used for a data processing device.

ADVANTAGE - The circuit allows mixing of at least 2 different types of cells within the cell matrix.

DESCRIPTION OF DRAWINGS - The figure shows a schematic representation of an integrated cell matrix circuit.

1 Integrated cell matrix circuit

2a-2e Cells

3a-3e Logic elements

5a-5d Interconnection terminals

Title Terms /Index Terms/Additional Words: INTEGRATE; CELL; MATRIX; CIRCUIT; TYPE; INTERCONNECT; TERMINAL; POSITION; ALLOW; MIX

Class Codes

International Classification (Main): G06F-015/76, G06F-017/50, G06F-009/45, H01L-027/118

(Additional/Secondary): G06F-015/78

File Segment: EPI;

DWPI Class: T01; U11

Manual Codes (EPI/S-X): T01-J15A2; U11-G01; U11-G02

Original Publication Data by Authority

Australia

Publication No. AU 2001289737 A8 (Update 200615 E)

Publication Date: 20051020

****Integrated circuit****

Assignee: PACT INFORMATIONSTECHNOLOGIE GMBH (PACT-N)

Inventor: NUCKEL A

EHLERS G

VORBACH M

BAUMGARTE V

Language: EN

Application: AU 2001289737 A 20010724 (Local application)

Priority: DE 10036221 A 20000724

DE 10036627 A 20000727

WO 2000EP10516 A 20001009

EP 2001102674 A 20010207

DE 10110530 A 20010305

DE 10111014 A 20010307

WO 2001EP6703 A 20010613

DE 10129237 A 20010620

Related Publication: WO 2002008964 A (Based on OPI patent)
Original IPC: G06F-15/76(A) G06F-15/78(B)
Current IPC: G06F-15/76(A) G06F-15/78(B)

Publication No. AU 200189737 A (Update 200241 E)
Publication Date: 20020205
Assignee: PACT INFORMATIONSTECHNOLOGIE GMBH; DE (PACT-N)
Language: EN
Application: AU 200189737 A 20010724 (Local application)
Priority: DE 10036221 A 20000724
DE 10036627 A 20000727
WO 2000EP10516 A 20001009
EP 2001102674 A 20010207
DE 10110530 A 20010305
DE 10111014 A 20010307
WO 2001EP6703 A 20010613
DE 10129237 A 20010620
Related Publication: WO 2002008964 A (Based on OPI patent)

Germany

Publication No. DE 10036627 A1 (Update 200239 E)
Publication Date: 20020214
****Integrierter Schaltkreis****
Assignee: PACT Informationstechnologie GmbH, 80807 Munchen, DE (PACT-N)
Inventor: Nuckel, Armin, Dr., 76777 Neupotz, DE
Baumgarte, Volker, 81677 Munchen, DE
Ehlers, Gerd, 85630 Grasbrunn, DE
Agent: Pietruk, C., Dipl.-Phys., Pat.-Anw., 76229 Karlsruhe
Language: DE
Application: DE 10036627 A 20000727 (Local application)
Priority: DE 10036221 A 20000724
Original IPC: H01L-27/118(A)
Current IPC: H01L-27/118(A)

Original Abstract: Die Erfindung betrifft einen integrierten Schaltkreis mit mehreren, einander benachbarten Zellen, wobei wenigstens zwei Arten von Zellen vorgesehen sind, welche Anschlusse aufweisen. Hierbei ist vorgesehen, dass die Zellen eine zur Integration einer Vielzahl logischer Elemente ausreichende Grosse aufweisen, wobei zumindest an einigen der Zellen zumindest ein logisches Element programmierbar ist und die Anschlusse an zumindest im wesentlichen ubereinstimmenden Positionen der Zelle vorgesehen sind, um so eine Zellartendurchmischung bei der benachbarten Anordnung der Zellen zu erlauben.

Claim:

- * 1. Integrierter Schaltkreis mit mehreren, einander benachbarten Zellen, wobei wenigstens zwei Arten von Zellen vorgesehen sind, welche Anschlusse aufweisen,
- **dadurch gekennzeichnet****, dass die Zellen eine zur Integration einer Vielzahl logischer Elemente ausreichende Grosse aufweisen, wobei zumindest an einigen der Zellen zumindest ein logisches Element programmierbar ist und die Anschlusse an zumindest im wesentlichen ubereinstimmenden Positionen der Zelle vorgesehen sind, um so eine Zellartendurchmischung bei der benachbarten Anordnung der Zellen zu erlauben.

Publication No. DE 10129237 A1 (Update 200239 E)
Publication Date: 20020418

****Verfahren zur Bearbeitung von Daten****

Assignee: PACT Informationstechnologie GmbH, 80807 Munchen, DE (PACT-N)

Inventor: May, Frank, 81927 Munchen, DE

Nuckel, Armin, Dr., 76777 Neupotz, DE

Vorbach, Martin, 80689 Munchen, DE

Weinhardt, Markus, Dr., 80339 Munchen, DE

Cardoso, Joao Manuel Paiva, Vila de Paiva, PT

Agent: Pietruk, C., Dipl.-Phys., Pat.-Anw., 76229 Karlsruhe

Language: DE

Application: DE 10129237 A 20010620 (Local application)

Priority: WO 2000EP10516 A 20001009

EP 2001102674 A 20010207

Original IPC: G06F-9/45(A)

Current IPC: G06F-9/45(A)

Original Abstract: Die Erfindung betrifft ein Verfahren zur Übersetzung von Programmen auf ein System, bestehend aus wenigstens einem ersten Prozessor und einer rekonfigurierbaren Einheit. Hierbei ist vorgesehen, dass die Codeteile, die für die rekonfigurierbare Einheit geeignet sind, bestimmt und extrahiert werden und der verbleibende Code zur Abarbeitung durch den ersten Prozessor derart extrahiert wird.

Claim:

- * 1. Verfahren zur Übersetzung von Programmen auf ein System bestehend aus wenigstens einem ersten Prozessor und einer rekonfigurierbaren Einheit,

****dadurch gekennzeichnet****, dass die Codeteile, die für die rekonfigurierbare Einheit geeignet sind, bestimmt und extrahiert werden und der verbleibende Code zur Abarbeitung durch den ersten Prozessor derart extrahiert wird.

EPO

Publication No. EP 1377919 A2 (Update 200404 E)

Publication Date: 20040107

****INTEGRIERTER SCHALT KREIS**

INTEGRATED CIRCUIT

CIRCUIT INTEGRE**

Assignee: PACT XPP Technologies AG, Muthmannstrasse 1, 80939 Munchen, DE (PACT-N)

Inventor: VORBACH, Martin, Gotthardstrasse 117A, 80689 Munchen, DE

NUCKEL, Armin, Drosselweg 4, 76777 Neupotz, DE

BAUMGARTE, Volker, Barbarossastrasse 14, 81677 Munchen, DE

EHLERS, Gerd, Am Ostring 5B, 85630 Neuhoferloh, DE

Agent: Pietruk, Claus Peter, Dipl.-Phys., Heinrich-Lilienfein-Weg 5, 76229 Karlsruhe, DE

Language: DE

Application: EP 2001969493 A 20010724 (Local application)

WO 2001EP8534 A 20010724 (PCT Application)

Priority: DE 10036221 A 20000724

DE 10036627 A 20000727

WO 2000EP10516 A 20001009

EP 2001102674 A 20010207

DE 10110530 A 20010305

DE 10111014 A 20010307

WO 2001EP6703 A 20010613

DE 10129237 A 20010620

Related Publication: WO 2002008964 A (Based on OPI patent)

Designated States: (Regional Original) AT BE CH CY DE DK ES FI FR GB GR IE

IT LI LU MC NL PT SE TR

Original Abstract: The invention relates to an integrated circuit comprising several adjacent cells, whereby at least two types of cells, which have connections, are provided. According to said method, the cells are of a sufficient size for integrating a large number of logic elements. At least one logic element can be programmed in at least some of the cells and the connections are provided in positions, which at least substantially correspond in the cell, in order to permit a mixture of cell types in the adjacent assembly of cells.

WIPO

Publication No. WO 2002008964 A2 (Update 200239 B)

Publication Date: 20020131

****INTEGRIERTER SCHALTkreis**

INTEGRATED CIRCUIT

CIRCUIT INTEGRE**

Assignee: ~(except US)~ PACT INFORMATIONSTECHNOLGIE GMBH, Leopoldstrasse 236, 80807 Munchen, DE Residence: DE Nationality: DE (PACT-N)

~(only US)~ VORBACH, Martin, Gotthardstrasse 117A, 80689 Munchen, DE Residence: DE Nationality: DE

~(only US)~ NUCKEL, Armin, Drosselweg 4, 76777 Neupotz, DE Residence: DE Nationality: DE

~(only US)~ BAUMGARTE, Volker, Barbarossastrasse 14, 81677 Munchen, DE Residence: DE Nationality: DE

~(only US)~ EHLERS, Gerd, Am Ostring 5B, 85630 Neukenferloh, DE Residence: DE Nationality: DE

Inventor: VORBACH, Martin, Gotthardstrasse 117A, 80689 Munchen, DE Residence: DE Nationality: DE

NUCKEL, Armin, Drosselweg 4, 76777 Neupotz, DE Residence: DE Nationality: DE

BAUMGARTE, Volker, Barbarossastrasse 14, 81677 Munchen, DE Residence: DE Nationality: DE

EHLERS, Gerd, Am Ostring 5B, 85630 Neukenferloh, DE Residence: DE Nationality: DE

Agent: PIETRUK, Claus, Peter, European Patent Attorney, Heinrich-Lilienfein-Weg 5, 76229 Karlsruhe, DE

Language: DE (32 pages, 8 drawings)

Application: WO 2001EP8534 A 20010724 (Local application)

Priority: DE 10036221 A 20000724

DE 10036627 A 20000727

WO 2000EP10516 A 20001009

EP 2001102674 A 20010207

DE 10110530 A 20010305

DE 10111014 A 20010307

WO 2001EP6703 A 20010613

DE 10129237 A 20010620

Designated States: (National Original) AE AG AL AM AT AU AZ BA BB BG BR BY

BZ CA CH CN CO CR CU CZ DE DK DM DZ EC EE ES FI GB GD GE GH GM HR HU ID

IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ

NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT TZ UA UG US UZ VN YU ZA

ZW

(Regional Original) AT BE CH CY DE DK EA ES FI FR GB GH GM GR IE IT KE LS

LU MC MW MZ NL OA PT SD SE SL SZ TR TZ UG ZW

Original IPC: G06F-17/50(A)

Current IPC: G06F-17/50(A)

Original Abstract: Die Erfindung betrifft einen integrierten Schaltkreis

mit mehreren, einander benachbarten Zellen, wobei wenigstens zwei Arten von Zellen vorgesehen sind, welche Anschlüsse aufweisen. Hierbei ist vorgesehen, dass die Zellen eine zur Integration einer Vielzahl logischer Elemente ausreichende Grosse aufweisen, wobei zumindest an einigen der Zellen zumindest ein logisches Element programmierbar ist und die Anschlüsse an zumindest im wesentlichen übereinstimmenden Positionen der Zelle vorgesehen sind, um so eine Zellartendurchmischung bei der benachbarten Anordnung der Zellen zu erlauben.

The invention relates to an integrated circuit comprising several adjacent cells, whereby at least two types of cells, which have connections, are provided. According to said method, the cells are of a sufficient size for integrating a large number of logic elements. At least one logic element can be programmed in at least some of the cells and the connections are provided in positions, which at least substantially correspond in the cell, in order to permit a mixture of cell types in the adjacent assembly of cells.

L'invention concerne un circuit integre comprenant plusieurs cellules voisines, de deux types au moins, qui presentent des connexions. Selon l'invention, les cellules presentent une taille suffisante pour l'integration d'une multitude d'elements logiques: au moins un element logique est programmable sur au moins quelques-unes des cellules et les connexions sont situees a des positions au moins pratiquement concordantes de la cellule pour permettre un melange des types de cellules pour l'agencement voisin des cellules.

?